

Parte A. DATOS PERSONALES**Fecha del CVA**

08/06/2023

Nombre y apellidos	SONIA GONZÁLEZ NAVARRO		
Núm. identificación del investigador	Researcher ID	T-1080-2019	
	Código Orcid	0000-0002-5636-7042	

A.1. Situación profesional actual

Organismo	Universidad de Málaga		
Dpto./Centro	Departamento de Arquitectura de Computadores		
Dirección	E.T.S.I. Informática, Campus Teatinos, 29007		
Teléfono	952132859	Correo electrónico	sonia@ac.uma.es
Categoría profesional	Titular de Universidad	Fecha inicio	02-03-2020
Espec. cód. UNESCO	330406		
Palabras clave	Aritmética del computador, aplicaciones específicas, arquitectura de memoria		

A.2. Formación académica (título, institución, fecha)

Licenciatura/Grado/Doctorado	Universidad	Año
Doctor. Informática	Universidad de Málaga	2006
Lda. Matemáticas	Universidad de Málaga	2000

A.3. Indicadores generales de calidad de la producción científica (véanse instrucciones)**Sexenios:** 2 sexenios de investigación. Fecha último: 31/12/2017**Quinquenios:** 3 quinquenios docentes. Fecha último 14/05/2018**Total artículos JCR:** 12; **Artículos Q1 JCR:** 6

Tesis: Variable Radix Online Decimal Arithmetic. Doctorando: Carlos García Vega.
Directores: Sonia González Navarro y Julio Villalba Moreno. Julio 2017. Nota: Sobresaliente cum laude

Genome sequence alignment in processing-In-memory architectures. Doctorando: José Manuel Herruzo Ruiz.
Directores: Sonia González Navarro y Oscar Plata. Julio 2020. Nota: Sobresaliente cum laude

Num. Citas: 210, **índice-h:** 6 (fuente scopus)**Parte B. RESUMEN LIBRE DEL CURRÍCULUM (máximo 3500 caracteres, incluyendo espacios en blanco)****Parte C. MÉRITOS MÁS RELEVANTES (ordenados por tipología)****C.1. Publicaciones**

Publicación en Revista. Fernandez, I., Quislan, I., González-Navarro, S, Gutierrez, E, Plata, O., 2022. TraTSA: A Transprecision Framework for Efficient Time Series Analysis. J of Computational Science. 66, 101784 (Open Access).

Publicación en Revista. Herruzo, J.M., Fernandez, I., González-Navarro, S, Plata, O., 2021. Enabling fast and energy-efficient FM-index exact matching using processing-near-memory. J Supercomputing 77, 10226–10251.

Publicación en Revista. Y. M. Qureshi, J.M Herruzo, M. Zapater, K. Olcoz, S. González-Navarro, O. Plata, D. Atienza, 2021. Genome Sequence Alignment - Design Space Exploration for Optimal Performance and Energy Architectures. IEEE Transactions on Computers. 70-12: 2218-2233. (Open Access)

Publicación en Revista. González-Navarro, Sonia, Hormigo, Javier, 2020. New Results on Non-normalized Floating-point Formats. IEEE Transactions on Computers.69-12: 1733-1744.

Publicación en Revista. Villalba-Moreno, Julio; Hormigo, Javier; González-Navarro, Sonia, 2019. Fast HUB Floating-point Adder for FPGA. IEEE Transactions on Circuits and Systems II: Express Briefs. 66-6: 1028-1032.

Publicación en Revista. Jose Manuel Herruzo, Sonia González Navarro, Pablo Ibáñez, Víctor Viñals Yufera, Jesús Alastruey, Oscar Plata, 2020. Accelerating Sequence Alignments Based on FM-Index Using the Intel KNL Processor. IEEE/ACM Transactions on Computational Biology and Bioinformatics. 17-4: 1093-1104.

Publicación en Revista. Villalba-Moreno, Julio; Hormigo, Javier; González-Navarro, Sonia, 2018. Unbiased Rounding for HUB Floating-point Addition. IEEE Transactions on Computers. 67-9: 1359-1365.

Publicación en Revista. García-Vega, Carlos; González-Navarro, Sonia; Balboa-la Chica, Pedro; Villalba-Moreno, Octubre, 2016. Decimal Multiformat Online Addition. IEEE Transactions on Computers. 65-10: 3203 - 3209.

Publicación en Revista. González-Navarro, Sonia; Tsen, Charles; Schulte, Michael J.. 2013. Binary Integer Decimal-based Floating-point Multiplication. IEEE Transactions on Computers. 62: 1460-1466.

Publicación en Revista. González-Navarro, Sonia; Hormigo, Javier; Schulte, Michael J.. 2012. A STUDY OF DECIMAL LEFT SHIFTERS FOR BINARY NUMBERS. Information and Computation. 216: 47-56.

Publicación en Revista. Tsen, S.; González-Navarro, Sonia; Schulte, M. J.; Compton, K.. 2011. Hardware Designs for Binary Integer Decimal-Based Rounding . IEEE Transactions on Computers. 60: 614-627.

Publicación en Revista. S. Gonzalez, A. Navarro, J. Lopez and E. L. Zapata. 2006. A Case Study of Load Sharing Based on Popularity in Distributed VoD Systems. IEEE Transactions on Multimedia, vol. 8, no. 6, pp. 1299-1304.

Publicación en Congresos. Herruzo, José Manuel; González-Navarro, Sonia; Ibañez, Pablo; Viñals, Víctor; Alastruey-Benedé, Jesus; Plata-González, Oscar. Boosting Backward Search Throughput for FM-Index Using a Compressed Encoding, 2019 Data Compression Conference (DCC), 2019, Snowbird, Utah, USA.

Publicación en Congresos. Herruzo, José Manuel; González-Navarro, Sonia; Plata-González, Oscar. Optimizing Large Data Structures with Unpredictable Access Patterns in the Intel KNL Processor, 20th Workshop on Compilers for Parallel Computing, 2018, Dublin, Ireland.

Publicación en Congresos. Herruzo, José Manuel; González-Navarro, Sonia; Ibañez, Pablo; Viñals, Víctor; Alastruey-benedé, Jesus; Plata-González, Oscar. Exact Alignment with FM-index on the Intel Xeon Phi Knights Landing Processor, HPCA 2018 Workshop on Accelerator Architecture in Computational Biology and Bioinformatics, 2018, Viena, Austria



Publicación en Congresos. González-Navarro, Sonia; Hormigo, Javier. Normalizing or Not Normalizing? An Open Question for Floating-Point Arithmetic in Embedded Systems, IEEE 24th Symposium on Computer Arithmetic, 2017, Londres, Reino Unido.

Publicación en Congresos. Quisilant-Del Barrio, Ricardo; Gutierrez-Carrasco, Eladio D.; González-Navarro, Sonia; Plata-González, Oscar. Dealing with Saturation in Signature-based Transactional Memory Systems, Euro-TM Workshop on Transactional Memory (WTM 2014), 2014, Amsterdam, The Netherlands.

Publicación en Congresos. Gonzalez-Mesa, Miguel Angel; Gutierrez-Carrasco, Eladio D.; González-Navarro, Sonia; Plata-González, Oscar. Efficient Support of Reduction Operations in Transactional Memory, Euro-TM Workshop on Transactional Memory, (WTM 2013), 2013, Prague, Czech Republic.

Publicación en Congresos. García-Vega, Carlos; González-Navarro, Sonia; Villalba-Moreno, Julio; López-Zapata, Emilio. On-line Decimal Adder with RBCD Representation, IEEE 23rd International Conference on Application-Specific Systems, Architectures and Processors, 2012, Delft, The Netherlands.

Publicación en Congresos. García-Vega, Carlos; González-Navarro, Sonia; Villalba-Moreno, Julio; López-Zapata, Emilio. Decimal On-line Multioperand Addition. 46 Asilomar Conference on Signals, Systems & Computers, 2012, Asilomar Conference Center, Pacific Grove, CA, USA.

Publicación en Congresos. S. Gonzalez-Navarro, M. Schulte, A. Nannarelli, C. Tsen. A Combined Decimal and Binary Floating-Point Divider. 43 Asilomar Conference on Signals, Systems & Computers, 2009, Asilomar Conference Center, Pacific Grove, CA, USA.

Publicación en Congresos. S. Gonzalez-Navarro; M.A. Navarro; J. López; E. Zapata. Analytical Model of Patching and Load Sharing in a Distributed VoD System. International Conference on Parallel and Distributed Processing Techniques and Applications, 2009, Las Vegas, NV, USA.

Publicación en Congresos. C. Tsen, S. Gonzalez-Navarro, M. Schulte, B. Hickmann and K. Compton. A Combined Decimal and Binary Floating-Point Multiplier. 20th IEEE International Conference on Application-specific Systems, Architectures and Processors, 2009, Boston, MA, USA.

Publicación en Congresos. C. Tsen, S. Gonzalez-Navarro, M. Schulte. Hardware Design of a Binary Integer Decimal-based IEEE P754 Rounding Unit. 18th IEEE International Conference on Application-specific Systems, Architectures and Processors, 2007, Montreal, Canada.

Publicación en Congresos. C. Tsen, S. Gonzalez-Navarro, M. Schulte. Hardware design of a Binary Integer Decimal-based floating-point adder. 25th International Conference on Computer Design, 2007, Lake Tahoe, CA, USA.

Publicación en Congresos. S. Gonzalez-Navarro, M. Schulte, A. Nannarelli, C. Tsen. A Binary Integer Decimal-Based Multiplier for Decimal Floating-Point Arithmetic. 41 Asilomar Conference on Signals, Systems & Computers, 2007, Asilomar Conference Center, Pacific Grove, CA, USA.

Publicación en Congresos. S. Gonzalez-Navarro; M.A. Navarro; J. López; E. Zapata. Load Sharing Based on Popularity in Distributed Video On Demand Systems. International Conference on Distributed Multimedia Systems, 2004, Hotel Sofitel, San Francisco Bay, CA, USA.

Publicación en Congresos. S. Gonzalez-Navarro; M.A. Navarro; J. López; E. Zapata. Two Hybrid Multicast Algorithms for Optimizing Resources in a Distributed VoD System. 10TH International Multi-Media Modelling Conference, 2004, Brisbane, Australia.

Publicación en Congresos. S. Gonzalez-Navarro; M.A. Navarro; J. López; E. Zapata. Load Sharing Based on Popularity in Distributed Video On Demand Systems. IEEE International Conference on Multimedia and Expo, 2002, Lausanne, Switzerland.

C.2. Proyectos

TIN2016-80920-R. Arquitecturas de altas prestaciones para aplicaciones intensivas en datos. MINECO. Plata-González, Oscar (Universidad de Málaga). 2016-2019. 405471 EUR.

TIN2013-42253-P. Arquitectura, Compiladores y Aplicaciones en Multiprocesadores. MINECO. Plata-González, Oscar (Universidad de Málaga). 2014-2017. 207878 EUR.

P12-TIC-1470. Tecnologías para el archivo de información digital a largo plazo. CEICE. Plata-González, Oscar (Universidad de Málaga). 2014-2018. 120394 EUR.

P12-TIC-1741. Aceleración en GPU del procesamiento de datos genómicos e imágenes biomédicas de alta resolución. CEICE. Ujaldón-Martínez, Manuel (Universidad de Málaga). 2014-2018. 85010.00 EUR.

TIN2010-16144. Arquitecturas Compiladores y Aplicaciones en Multiprocesadores. MICINN. López-Zapata, Emilio (Universidad de Málaga). 2011-2015. 610082 EUR.

P07-TIC-02630. "Diseño de !P-cores para la implementación de Radio Definida por Software para comunicaciones inalámbricas 4G", Junta de Andalucía, P.Excelencia 2007, IP:Fco. Javier Hormigo Aguilar (Universidad de Málaga). 2008-2012. 97200 EUR.

TIN2006-01078. Arquitecturas, Compiladores y Aplicaciones en Multiprocesadores. MEC, IP: López-Zapata, Emilio (Universidad de Málaga). 2006-2011. 1028500 EUR.

TIN2003-06623. Arquitecturas, Compiladores y Aplicaciones en Multiprocesadores. MEC, IP: López-Zapata, Emilio (Universidad de Málaga). 2003-2006. 923680 EUR.

TIN2000-1658. Arquitecturas, Compiladores y Aplicaciones en Multiprocesadores. MEC, IP: López-Zapata, Emilio (Universidad de Málaga). 2000-2003. 376954 EUR.

C.5 Estancias

Estancia en Department of Computer Science of University of Illinois Urbana-Champaign. ILLINOIS, URBANA-CHAMPAIGN. Fecha inicio: 01/09/2015 Fecha fin: 31/10/2015. Entidad financiadora: Universidad de Málaga; Junta de Andalucía.

Estancia en Department Computer Science University of Electrical and Computer Engineering, Northeastern University. BOSTON , MA (USA). Fecha inicio: 29/06/2014 Fecha fin: 01/08/2014.

Estancia en Department of Electrical and Computer Engineering, University Of Wisconsin-Madison. Fecha inicio: 31/07/2007 Fecha fin: 31/01/2018. Entidad financiadora: Universidad de Málaga; Junta de Andalucía.

Estancia en Department of Electrical and Computer Engineering, University Of Wisconsin-Madison. Fecha inicio: 31/07/2006 Fecha fin: 31/01/2007. Entidad financiadora: Universidad de Málaga; Junta de Andalucía.



C.6 Tesis dirigidas

Variable Radix Online Decimal Arithmetic. Doctorando: Carlos García Vega. Directores: Sonia González Navarro y Julio Villalba Moreno. Julio 2017. Nota: Sobresaliente cum laude.

Estrategias para la coordinación efectiva de hilos de ejecución concurrentes. Doctorando: Jose Manuel Herruzo Ruiz. Directores: Sonia González Navarro y Oscar Plata González. Lectura prevista en 2019.